

L 698 184316

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-064763

(43)Date of publication of application : 08.03.1996

(51)Int.Cl.

H01L 27/04

H01L 21/822

(21)Application number : 06-193990

(71)Applicant : OKI ELECTRIC IND CO LTD

(22)Date of filing : 18.08.1994

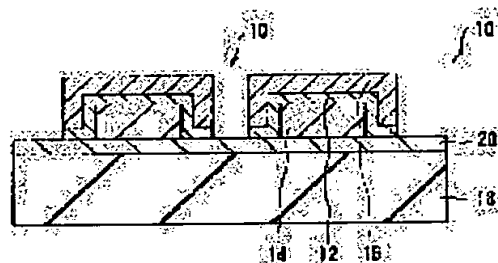
(72)Inventor : MATSUHASHI HIDEAKI  
HISAWA KAZUYA

## (54) CAPACITOR AND MANUFACTURE THEREOF

## (57)Abstract:

PURPOSE: To prevent a low-dielectric constant substance, which causes a reduction in capacitance of a capacitor from developing between a lower electrode and a capacitor insulating film when the production of capacitors using insulating film of Ta<sub>2</sub>O<sub>5</sub>.

CONSTITUTION: An SiO<sub>2</sub> thermal oxide film 20, a Pt lower electrode 14, and a Ta<sub>2</sub>O<sub>5</sub> capacitor insulating film 12 are successively formed on an Si substrate 18 in this sequence. Then, the capacitor insulating film 12 is subjected to a thermal oxidation treatment for an increase in density and a reduction in defect density. A thermal oxidization treatment such as an instantaneous thermal treatment, a UV-O<sub>3</sub> annealing treatment, or a plasma oxidation treatment is carried out. As a lower electrode 14 is made of Pt, a low-dielectric constant substance is prevented from being produced not only on the surface of the lower electrode 14 but also between the capacitor insulating film 12 and the lower electrode 14 when the capacitor insulating film 12 is formed.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

1209

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-64763

(43) 公開日 平成8年(1996)3月8日

(51) Int.Cl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 27/04

21/822

H 0 1 L 27/04

C

審査請求 未請求 請求項の数3 O L (全6頁)

(21) 出願番号 特願平6-193990

(22) 出願日 平成6年(1994)8月18日

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 松橋 秀明

東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

(72) 発明者 水沢 和也

東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

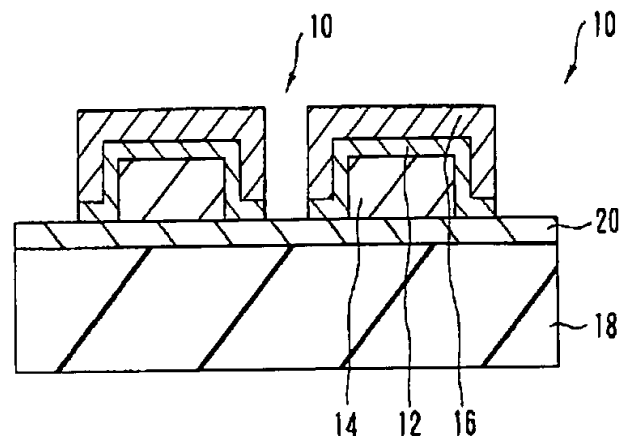
(74) 代理人 弁理士 大垣 孝

(54) 【発明の名称】 キャパシタ及びその製造方法

(57) 【要約】

【目的】 キャパシタ絶縁膜に $Ta_2O_5$ を用いたキャパシタを製造するに当り、下部電極及びキャパシタ絶縁膜の間に、キャパシタ容量減少の要因となる低誘電率物質が生成するのを防止する。

【構成】 Si基板18上に順次に、SiO<sub>2</sub>熱酸化膜20、Pt下部電極14及び $Ta_2O_5$ キャパシタ絶縁膜12を形成する。然る後、キャパシタ絶縁膜12の緻密化及び欠陥密度低減のために、キャパシタ絶縁膜12の熱酸化処理を行なう。熱酸化処理としては、瞬時熱処理、UV-(3アニール或はプラズマ酸化を行なえば良い。下部電極12をPtとしているので、キャパシタ絶縁膜12を形成する際に低誘電率物質が下部電極12表面に生成するのを防止でき、さらにキャパシタ絶縁膜12の熱酸化処理を行なう際に低誘電率物質がキャパシタ絶縁膜12と下部電極14との間に生成するのを防止できる。



10: キャパシタ 12:  $Ta_2O_5$  キャパシタ絶縁膜  
14: Pt 下部電極 16: TiN 上部電極  
18: Si 基板 20: SiO<sub>2</sub> 層間絶縁膜

第一発明の実施例

【特許請求の範囲】

【請求項1】 Ta2 O5 キャパシタ絶縁膜を下部電極及び上部電極の間に設けて成るキャパシタにおいて、下部電極及び上部電極の一方又は双方をPt電極としたことを特徴とするキャパシタ。

【請求項2】 Ta2 O5 キャパシタ絶縁膜を下部電極及び上部電極の間に設けて成るキャパシタを製造するに当り、Pt下部電極上にTa2 O5 キャパシタ絶縁膜を形成し、然る後、Ta2 O5 キャパシタ絶縁膜の熱酸化処理を行なうことを特徴とするキャパシタの製造方法。

【請求項3】 請求項2記載のキャパシタの製造方法において、熱酸化処理を、瞬時熱処理、UV-C3 アニール或はプラズマ酸化としたことを特徴とするキャパシタの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明はキャパシタの構造と、その製造方法とに関する。

【0002】

【従来の技術】近年、キャパシタ絶縁膜としてTa2 O5 が注目されている。Ta2 O5 キャパシタ絶縁膜は、LSIの高集積化のために薄膜化しても、実用上望まれる絶縁耐圧及び誘電率を得ることができる利点を有する。このキャパシタ絶縁膜を用いたキャパシタの製造技術として、文献：IEDM Technology Digest 1991 p.827～830 に開示されているものがある。

【0003】この従来技術では、n+ - poly Si下部電極上に、SiNバリア膜を介してTa2 O5 キャパシタ絶縁膜を形成し、然る後、キャパシタ絶縁膜の緻密化及び欠陥密度低減を行なうため、キャパシタ絶縁膜を酸素雰囲気中で熱処理する。そしてキャパシタ絶縁膜上にTiN上部電極を形成する。バリア膜を形成しないでキャパシタ絶縁膜の熱処理を行なうと、下部電極とキャパシタ絶縁膜との界面にSiO2膜を生じる。SiO2膜の発生はキャパシタ容量を低下させるので、バリア膜の形成によりSiO2膜の発生を防止する。

【0004】

【発明が解決しようとする課題】しかしながら上述した従来技術では、SiNバリア膜の形成により、SiC2膜の発生を防止できるが、やはりSiNバリア膜を形成するだけキャパシタ容量は減少する。

【0005】さらに下部電極を構成するn+ - poly Siの仕事関数は4.05Vと小さいので、リーク電流が大きくなってしまふ。

【0006】第一発明の目的は、Ta2 O5 キャパシタ絶縁膜を用いたキャパシタにおいて、リーク電流を従来より小さくでき及び又はキャパシタ容量を従来より大きくできるキャパシタを提供することにある。

【0007】第二発明の目的は、Ta2 O5 キャパシタ絶縁膜を用いたキャパシタにおいて、キャパシタ容量を

従来より大きくできるキャパシタの製造方法を提供することにある。

【0008】

【課題を解決するための手段】この目的を達成するため、第一発明のキャパシタは、Ta2 O5 キャパシタ絶縁膜を下部電極及び上部電極の間に設けて成るキャパシタにおいて、下部電極及び上部電極の一方又は双方をPt電極としたことを特徴とする。

【0009】第二発明のキャパシタの製造方法は、Ta2 O5 キャパシタ絶縁膜を下部電極及び上部電極の間に設けて成るキャパシタを製造するに当り、Pt下部電極上にTa2 O5 キャパシタ絶縁膜を形成し、然る後、Ta2 O5 キャパシタ絶縁膜の熱酸化処理を行なうことを特徴とする。

【0010】

【作用】第一発明によれば、Ptの仕事関数は大きいので、下部電極及び又は上部電極をPt電極とすることにより、Pt下部電極及び又はPt上部電極とTa2 O5 キャパシタ絶縁膜との間の電位障壁を従来よりも高くできる。

【0011】また下部電極をPt電極とした場合には、Ta2 O5 キャパシタ絶縁膜の緻密化及び欠陥密度低減のために熱酸化処理を行なっても、Pt下部電極とTa2 O5 キャパシタ絶縁膜との間においてキャパシタ容量減少の要因となる低誘電率物質の発生をなくせる。或は発生したとしても低誘電率物質の発生量を非常に少なくすることができる。

【0012】さらに第二発明によれば、Pt下部電極上にTa2 O5 キャパシタ絶縁膜を形成し、然る後、Ta2 O5 キャパシタ絶縁膜の緻密化及び欠陥密度低減のためにTa2 O5 キャパシタ絶縁膜の熱酸化処理を行なうので、この熱酸化処理を行なっても、Pt下部電極とTa2 O5 キャパシタ絶縁膜との間においてキャパシタ容量減少の要因となる低誘電率物質の発生をなくせる。或は発生したとしても低誘電率物質の発生量を非常に少なくすることができる。

【0013】

【実施例】以下、図面を参照し、発明の実施例につき説明する。尚、図面は発明が理解できる程度に概略的に示してあるにすぎず、従って発明を図示例に限定するものではない。

【0014】図1は第一発明の実施例の構成を概略的に示す断面図である。同図に示すキャパシタ10は、Ta2 O5 キャパシタ絶縁膜12を下部電極14及び上部電極16の間に設けて成り、下部電極14をPt電極としている。上部電極16はPt電極以外の電極ここではTiN電極である。

【0015】この実施例では、Si基板18の一方の基板面18a上に順次に、SiO2層間絶縁膜20、Pt下部電極14、Ta2 O5 キャパシタ絶縁膜12及びT

i N上部電極16を順次に設けて、キャパシタ10を構成する。任意好適個数例えば2個のキャパシタ10を、SiO<sub>2</sub>層間絶縁膜20を介してSi基板18上に設ける。

【0016】図2～図3は第二発明の実施例の説明に供する製造工程図である。この実施例は、図1に示す構造のキャパシタ10を製造する例である。

【0017】この実施例では、Si基板18の一方の基板面18aに、熱酸化法或はCVD (Chemical Vapor Deposition)法により、SiO<sub>2</sub>層間絶縁膜20を形成し、キャパシタ10を形成するための下地22として、これらSi基板18及びSiO<sub>2</sub>層間絶縁膜20から成る下地を用意する(図2(A))。

【0018】次にSiO<sub>2</sub>層間絶縁膜20上に、スパッタ法或は蒸着法により、Pt下部電極材料24を積層する(図2(B))。然る後、Pt下部電極材料24上にレジストパターン(図示せず)を形成し、このレジストパターンをエッチングマスクに用いてPt下部電極材料24を所定形状にエッチングし、Pt下部電極14を形成する(図2(C))。エッチングガスをHBrとしてマグネトロンRIE (Reactive Ion Etching)装置を用いて、Pt下部電極材料24のエッチングを行なえば良い。

【0019】次にPt下部電極14上に、CVD法或は反応性スパッタ法により、Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜材料26を形成する(図3(A))。CVD法による場合には、Ta(OC<sub>2</sub>H<sub>5</sub>)<sub>5</sub>(ペントエトキシタantal)とO<sub>2</sub>とを原料として基板温度450℃でTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜材料26を形成する。反応性スパッタ法による場合には、TaターゲットをC<sub>2</sub>雰囲気中でスパッタすることによりTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜材料26を形成する。

【0020】次にTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜12の緻密化及び欠陥密度低減のため、Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜材料26の熱酸化処理を行なう。Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜材料26を、酸化雰囲気中で加熱することにより、酸化すれば良い。後述するようにTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜材料26をエッチングしてこの材料26の一部によりTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜12を形成するので、Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜材料26の熱酸化処理を行なうことはTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜12の熱酸化処理を行なうこととなる。

【0021】この熱酸化処理としては、瞬時熱処理(RTA: Rapid Thermal Annealing)、UV-C3アニール或はプラズマ酸化を行なうことができる。瞬時熱処理による熱酸化処理の場合は、瞬時熱処理(RTA)装置を用い、Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜材料26を、O<sub>2</sub>ガス雰囲気中において700℃～800℃で60秒間加熱することにより、熱酸化処理を行なえば良い。UV-O<sub>3</sub>アニールによる熱酸化処理の場合は、Hgランプに

より、紫外線をTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜材料26に照射しながら、Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜材料26を、O<sub>3</sub>(9vol%)及びO<sub>2</sub>(91vol%)の混合ガス雰囲気中において300℃で30分間程度加熱することにより、熱酸化処理を行なえば良い。プラズマ酸化による熱酸化処理の場合は、Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜材料26を、O<sub>2</sub>プラズマ中において400℃で10分間程度加熱することにより、熱酸化処理を行なえば良い。

【0022】熱酸化処理により、Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜12の緻密化及び欠陥密度低減を行なえ、その結果、キャパシタ10のリーク電流を低減すると共に、経時的絶縁破壊の発生を遅らせキャパシタ10の長寿命化を図れる。

【0023】また熱酸化処理を行なっても、Pt下部電極14とTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜材料26との間には、キャパシタ容量低減の要因となる低誘電率物質は形成されない。

【0024】次にTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜材料26上に、CVD法或は反応性スパッタ法により、TiN上部電極材料28を形成する(図3(B))。

【0025】次にTiN上部電極材料28上にレジストパターン(図示せず)を形成する。然る後、このレジストパターンをエッチングマスクとしてTiN上部電極材料28及びTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜材料26をエッチングし、これにより上部電極16及びキャパシタ絶縁膜12を形成して、キャパシタ10を完成する(図3(C))。

【0026】この実施例によれば、キャパシタ10の下部電極14をPt電極としているので、Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜材料26の成膜を行なう際においては、Pt下部電極14表面にキャパシタ容量減少の要因となる低誘電率物質(例えばSiO<sub>2</sub>やSiN)は実質的に生成せず、さらにTa<sub>2</sub>O<sub>3</sub>キャパシタ絶縁膜材料26の熱酸化処理を行なう際においても、Pt下部電極14とTa<sub>2</sub>O<sub>3</sub>キャパシタ絶縁膜材料26との間に低誘電率物質は実質的に生成しない。従ってキャパシタ容量を従来より大きくできる。

【0027】従来方法で形成したキャパシタにおいて、Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜の膜厚を8nmとした場合、Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜のSiO<sub>2</sub>換算膜厚は最低でも2.3nm程度である(文献: IEDM Technolpgy Digest 1991のp.828左欄第19～24行及びFig.3参照)。これに対しこの実施例で形成したキャパシタ10においては、Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜の膜厚を8nmとした場合、Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜のSiO<sub>2</sub>換算膜厚をほぼ1.1nm程度とでき従って従来方法の場合の1/2以下に低減できることが実験的に確認できた。この場合、この実施例のキャパシタの容量を従来方法のキャパシタの容量の2倍以上とすることができ

る。尚、 $\text{SiO}_2$  換算膜厚はキャパシタ容量の大小を比較する目安となるものであって、 $\text{SiO}_2$  換算膜厚の薄い方がキャパシタ容量をより大きくできる。

【0028】さらにこの実施例の下部電極14を構成するPtの仕事関数はほぼ5.3Vであって、従来の下部電極を構成する $n^+ - \text{poly Si}$ の仕事関数がほぼ4.05Vであるのと比較して、この実施例のPt下部電極14の仕事関数は従来の下部電極よりも大きい。従ってPt下部電極14からTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜14への電子注入に対する障壁が大きくなり、リーク電流が少なくなるという効果が得られる。

【0029】図4及び図5はこの実施例及び従来方法で形成したキャパシタに関わるリーク電流特性を示す。図4の実験に供した実施例のキャパシタにおいては、Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜12の膜厚を8nmとしておりこの場合のTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜12の $\text{SiO}_2$ 換算膜厚は1.1nmである。図5の実験に供した従来方法のキャパシタにおいては、 $n^+ - \text{poly Si}$ 下部電極上にTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜を介しTiN上部電極を設けた構造であり、Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜の膜厚を15nmとしておりこの場合のTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜の $\text{SiO}_2$ 換算膜厚は3.7nmである。

【0030】図4及び図5にあっては、横軸にキャパシタの下部電極及び上部電極間に印加する電圧VG (V)の絶対値を、また縦軸にキャパシタの下部電極及び上部電極間に流れるリーク電流J (A/cm<sup>2</sup>)の絶対値を対数表示で示してある。下部電極に負の電圧及び上部電極に正の電圧を印加したときのリーク電流特性を曲線+VGで、また下部電極に正の電圧及び上部電極に負の電圧を印加したときのリーク電流特性を曲線-VGで表す。

【0031】この実施例及び従来方法のキャパシタいずれの場合も、電圧|VG|を1V以上とすることにより、リーク電流|J|を $1 \mu\text{A}/\text{cm}^2$ 以下にすることができ、従ってこの実施例のキャパシタのリーク電流特性は従来方法のキャパシタと同等である。

【0032】さらに従来方法のキャパシタにおいては、上部電極に負の電圧を印加したときのリーク電流の方が、上部電極に正の電圧を印加したときよりも少なくなる。これに対しこの実施例のキャパシタにおいては、上部電極16に正の電圧を印加したときの方が、上部電極16に負の電圧を印加したときよりもリーク電流を少なくできる。このようなこの実施例のリーク電流特性は、Pt下部電極14の仕事関数が大きいことに起因していると考えられる。

【0033】図6は第一及び第二発明の他の実施例の説明に供する断面図であって、キャパシタの構造を示す。

【0034】図6のキャパシタ10の構成は、上部電極をTiN上部電極16に代えてPt上部電極30としているほかは、図1に示すキャパシタ10の構成と同様で

ある。

【0035】また図6のキャパシタ10を製造するに当たっては、Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜12上に、反応性スパッタ法或は蒸着法により、Pt上部電極材料を積層し、この上部電極材料をエッチングしてPt上部電極30を形成する。そのほかは、図2～図3に示す製造工程と同様にして図6のキャパシタ10を製造することができる。

【0036】この実施例では、上部電極30をPt電極としているので、Pt上部電極30からTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜12への電子注入に対する障壁を大きくすることができる。従ってPt上部電極30に負の電圧を印加した場合のリーク電流をも、減少させることができる。すなわち下部電極14及び上部電極30の双方をPt電極としているので、上部電極30に正の電圧を印加した場合も負の電圧を印加した場合も、リーク電流を低減できると考えられる。

【0037】発明は上述した実施例にのみ限定されるものではなく、従って各構成成分の寸法、形状、形成材料、形成方法及びその他の条件を、発明の趣旨の範囲内で任意好適に変更できる。

【0038】

【発明の効果】第一発明のキャパシタによれば、下部電極及び又は上部電極をPt電極とする。従って下部電極をPt電極とし下部電極に負電圧を印加した場合には、Pt下部電極からTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜へのリーク電流を従来より低減できる。また上部電極をPt電極とし上部電極に負電圧を印加した場合には、Pt上部電極からTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜へのリーク電流を従来より低減できる。

【0039】また下部電極をPt電極とした場合には、Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜の緻密化及び欠陥密度低減のために熱酸化処理を行なっても、Pt下部電極とTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜との間においてキャパシタ容量減少の要因となる低誘電率物質の発生をなくせる。或は発生したとしても低誘電率物質の発生量を非常に少なくすることができる。これがため、キャパシタ容量が従来より大きなキャパシタを提供できる。

【0040】さらに第二発明のキャパシタの製造方法によれば、Pt下部電極上にTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜を形成し、然る後、Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜の緻密化及び欠陥密度低減のために熱酸化処理を行なうので、この熱酸化処理を行なっても、Pt下部電極とTa<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜との間においてキャパシタ容量減少の要因となる低誘電率物質の発生をなくせる。或は発生したとしても低誘電率物質の発生量を非常に少なくすることができる。これがため、キャパシタ容量が従来より大きなキャパシタを製造できる。

【図面の簡単な説明】

【図1】第一発明の実施例の構成を概略的に示す断面図

である。

【図2】(A)～(C)は第二発明の実施例の説明に供する断面図である。

【図3】(A)～(C)は第二発明の実施例の説明に供する工程図である。

【図4】実施例のキャパシタのリーク電流特性を示す図である。

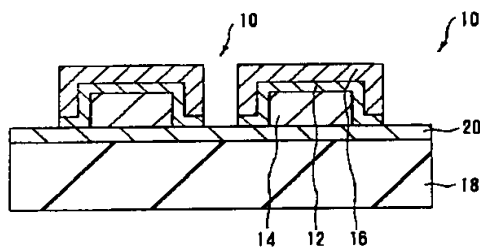
【図5】従来方法のキャパシタのリーク電流特性を示す図である。

【図6】第一及び第二発明の他の実施例の説明に供する断面図である。

【符号の説明】

- 10：キャパシタ
- 12：Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜
- 14：Pt下部電極
- 16：TiN上部電極
- 30：Pt上部電極

【図1】

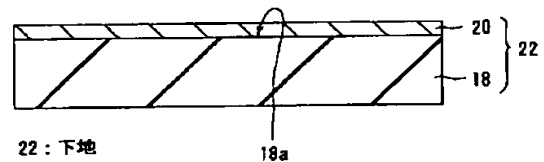


- 10：キャパシタ
- 12：Ta<sub>2</sub>O<sub>5</sub>キャパシタ絶縁膜
- 14：Pt下部電極
- 16：TiN上部電極
- 18：Si基板
- 20：SiO<sub>2</sub>層間絶縁膜

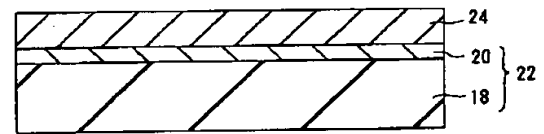
第一発明の実施例

【図2】

(A)

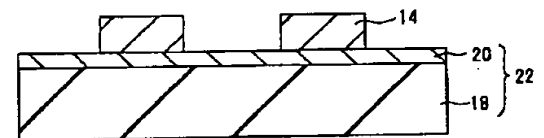


(B)



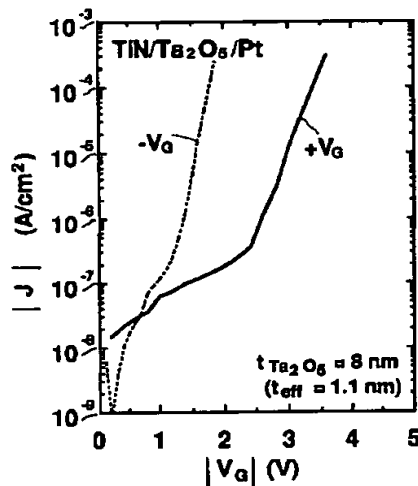
24：Pt下部電極材料

(C)



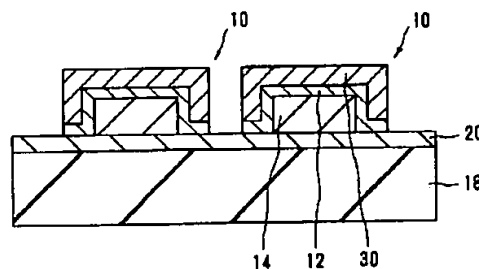
第二発明の実施例

【図4】



実施例のキャパシタのリーク電流特性

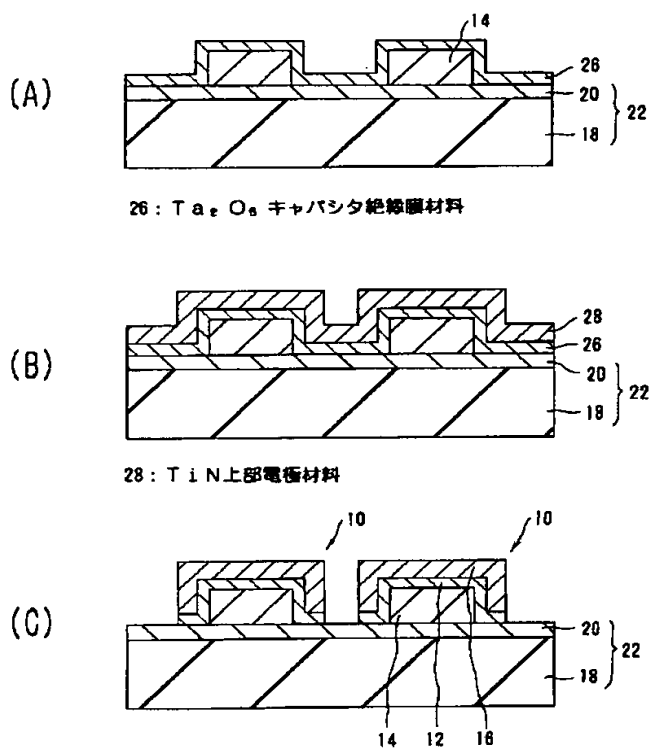
【図6】



30：Pt上部電極

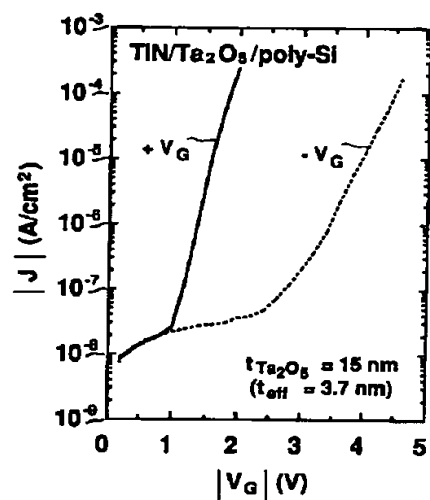
第一及び第二発明の他の実施例の説明図

【図3】



第二発明の実施例

【図5】



従来方法のキャパシタのリーク電流特性